

3.4.3. Komparatory dwójkowe czterobitowe: UCA6485N, UCY7485N

Monolityczny układ scalony UCA6485N lub UCY7485N jest komparatorem wielkości dwóch liczb dwójkowych czterobitowych z możliwością określania która z liczb porównywanych jest większa. Ten uniwersalny komparator ma wejścia liczb porównywanych A_3, A_2, A_1, A_0 i B_3, B_2, B_1, B_0 oraz wejścia i wyjścia kaskadowe $A > B, A = B, A < B$, umożliwiające tworzenie układów porównujących liczby o większej liczbie bitów niż cztery.

Działanie logiczne komparatora określa tabela stanów.

Typowa wartość mocy rozproszonej w układzie wynosi 275 mW.

Układy UCA6485N i UCY7485N są produkowane obudowach plastikowych A49E lub A49C.

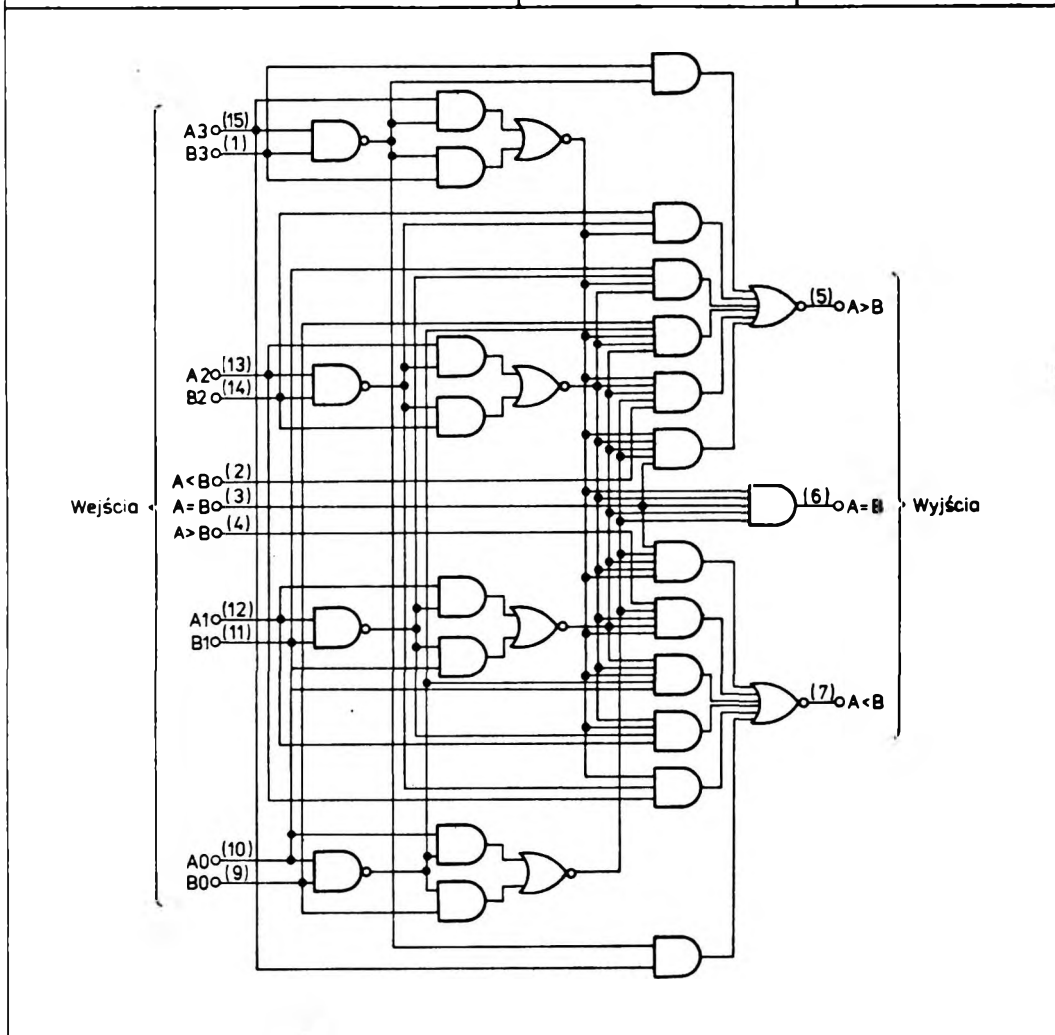
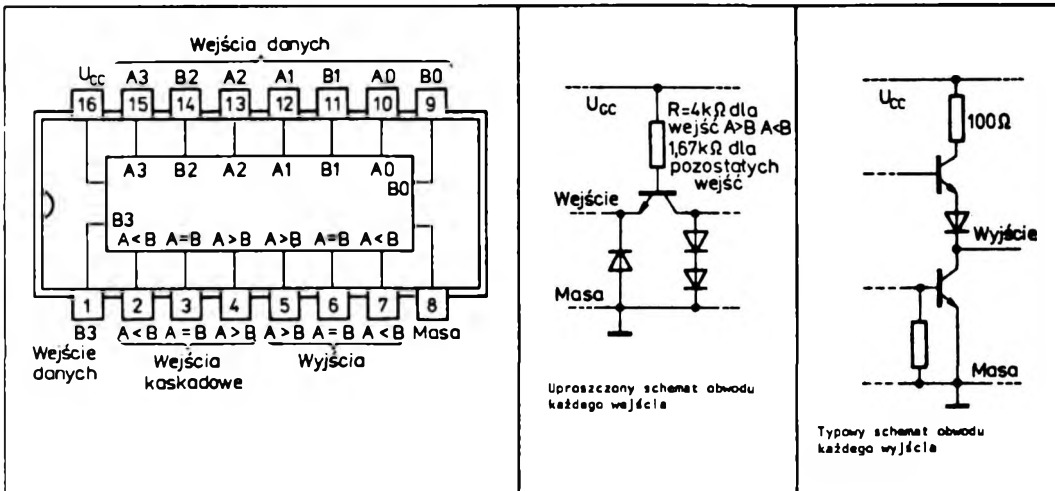
Tabela stanów

Wejścia porównujące				Wejścia kaskadowe			Wyjścia		
A_3, B_3	A_2, B_2	A_1, B_1	A_0, B_0	$A > B$	$A < B$	$A = B$	$A > B$	$A < B$	$A = B$
$A_3 > B_3$	X	X	X	X	X	X	H	L	L
$A_3 < B_3$	X	X	X	X	X	X	L	H	L
$A_3 = B_3$	$A_2 > B_2$	X	X	X	X	X	H	L	L
$A_3 = B_3$	$A_2 < B_2$	X	X	X	X	X	L	H	L
$A_3 = B_3$	$A_2 = B_2$	$A_1 > B_1$	X	X	X	X	H	L	L
$A_3 = B_3$	$A_2 = B_2$	$A_1 < B_1$	X	X	X	X	L	H	L
$A_3 = B_3$	$A_2 = B_2$	$A_1 = B_1$	$A_0 > B_0$	X	X	X	H	L	L
$A_3 = B_3$	$A_2 = B_2$	$A_1 = B_1$	$A_0 < B_0$	X	X	X	L	H	L
$A_3 = B_3$	$A_2 = B_2$	$A_1 = B_1$	$A_0 = B_0$	H	L	L	H	L	L
$A_3 = B_3$	$A_2 = B_2$	$A_1 = B_1$	$A_0 = B_0$	L	H	L	L	H	L
$A_3 = B_3$	$A_2 = B_2$	$A_1 = B_1$	$A_0 = B_0$	L	L	H	L	L	H

Oznaczenia: X — stan dowolny, H — stan wysoki, L — stan niski.

Wartości dopuszczalne parametrów

Parametry		Wartość		Jednostki
Nazwa	Symbol	min	max	
Napięcie zasilania	U_{CC}		7	V
Napięcie wejściowe	U_I		5,5	V
Ujemny prąd wejściowy	$-I_I$		12	mA
Zakres temperatury przechowywania	t_{sto}	-55	125	°C



Zalecane warunki pracy

Parametry			Wartość			Jednostki
Nazwa		Symbol	min	nom	max	
Napięcie zasilania		U_{CC}	4,75	5,0	5,25	V
Obciążalność każdego wyjścia w stanie	niskim	N_L	10			s.o.l.
	wysokim	N_H	20			
Obciążenie wnoszone przez wejścia	$A > B, A < B$		1			
	pozostałe		3			
Zakres temperatury otoczenia	UCA6485N	t_{amb}	-40	85		°C
	UCY7485N		0	70		

Parametry dynamiczne przy $U_{CC} = 5\text{ V}$, $t_{amb} = 25^\circ\text{C}$

Parametry		Wartość		Jednostki	Warunki pomiaru	Układ pomiarowy
Nazwa	Symbol	min	typ max			
Czas propagacji sygnału na wyjście $A > B$ lub $A < B$ od dowolnego wejścia A lub B przez trzy poziomy logiczne	t_{PHL}	22		ns	$C_L = 15\text{ pF}$ $R_L = 400\ \Omega$	H
	t_{PLH}	17	26			
Czas propagacji sygnału na wyjście $A = B$ od dowolnego wejścia A lub B przez cztery poziomy logiczne	t_{PHL}	25				
	t_{PLH}	40				
Czas propagacji sygnału na wyjście $A > B$ od wejść $A < B$ lub $A = B$ przez jeden poziom logiczny	t_{PHL}	11	17			
	t_{PLH}	11	17			
Czas propagacji sygnału na wyjście $A = B$ od wejścia $A = B$ przez dwa poziomy logiczne	t_{PHL}	24				
	t_{PLH}	15				
Czas propagacji sygnału na wyjście $A < B$ od wejść $A > B$ lub $A = B$ przez jeden poziom logiczny	t_{PHL}	11	17			
	t_{PLH}	11	17			

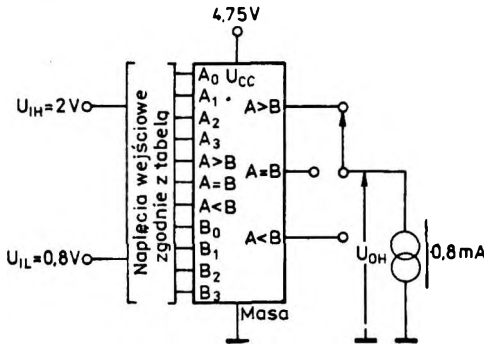
Parametry statyczne

(Jeżeli nie podano inaczej — w pełnym zakresie temperatury otoczenia)

Parametry		Wartość		Jednostki	Warunki pomiaru	Układ pomiarowy	
Nazwa	Sym-bol	min	typ ¹⁾ max				
Napięcie wejściowe w stanie niskim		U_{IL}	0,8		V		
Napięcie wejściowe w stanie wysokim		U_{IH}	2		V		
Ujemne napięcie wejściowe		$-U_I$	1,5		V	$U_{CC} = 4,75 \text{ V}$ $I_I = -12 \text{ mA}$ $t_{amb} = 25^\circ\text{C}$	G
Prąd wejściowy w stanie niskim dla wejść:	$A > B, A < B$	I_{IL}	-1,6		mA	$U_{CC} = 5,25 \text{ V}$ $U_I = 0,4 \text{ V}$	C
	pozostałych		-4,8				
Prąd wejściowy w stanie wysokim dla wejść:	$A > B, A < B$	I_{IH}	40		μA	$U_{CC} = 5,25 \text{ V}$ $U_I = 2,4 \text{ V}$	D
	pozostałych		120				
	każdego wejścia			1		mA	$U_{CC} = 5,25 \text{ V}$ $U_I = 5,5 \text{ V}$
Napięcie wyjściowe w stanie niskim		U_{OL}	0,2	0,4	V	$I_{OL} = 16 \text{ mA}$	B
Prąd wyjściowy w stanie niskim		I_{OL}	16		mA	$U_{OL} \leq 0,4 \text{ V}$ $U_{CC} = 4,75 \text{ V}$ $U_{IL} = 0,8 \text{ V}$ $U_{IH} = 2 \text{ V}$	
Napięcie wyjściowe w stanie wysokim		U_{OH}	2,4	3,4	V	$I_{OH} = -0,8 \text{ mA}$	A
Prąd wyjściowy w stanie wysokim		I_{OH}	-800		μA	$U_{OH} \geq 2,4 \text{ V}$ $U_{CC} = 4,75 \text{ V}$ $U_{IL} = 0,8 \text{ V}$ $U_{IH} = 2 \text{ V}$	
Zwarciovyy prąd wyjściowy ²⁾		I_{Os}	-18	-55	mA	$U_{CC} = 5,25 \text{ V}$	F
Prąd zasilania		I_{CC}	56	88	mA	$U_{CC} = 5,25 \text{ V}$	E

¹⁾ Wartości typowe podane są przy $U_{CC} = 5 \text{ V}$, $t_{amb} = 25^\circ\text{C}$

²⁾ Jednocześnie może być zwarte nie więcej niż jedno wyjście



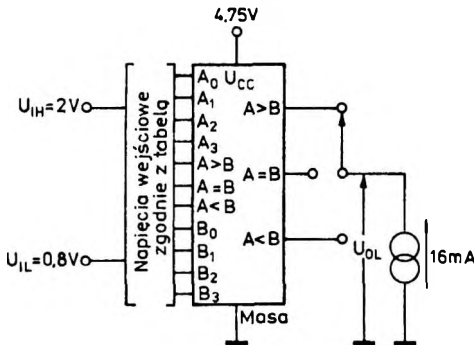
Układ pomiarowy A. Pomiar U_{OH}

Tabela określająca napięcia wejściowe przy pomiarach U_{OH}

Na wejścia przyłożyć		Wyjścia badane
$U_{IL} = 0,8V$	$U_{IH} = 2V^*$	
B_i	A_i	$A > B$
A_i, B_i		$A = B$
	A_i, B_i	$A = B$
A_i	B_i	$A < B$

* Na wejścia niewyszczególnione przyłożyć

$$U_i = U_{IH}$$



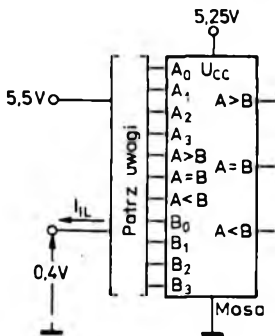
Układ pomiarowy B. Pomiar U_{OL}

Tabela określająca napięcia wejściowe przy pomiarach U_{OL}

Na wejścia przyłożyć *		Wyjścia badane
$U_{IL} = 0,8V$	$U_{IH} = 2V$	
$A > B, A = B$	$A < B$	$A > B, A = B$
$A = B, A < B$	$A > B$	$A < B$

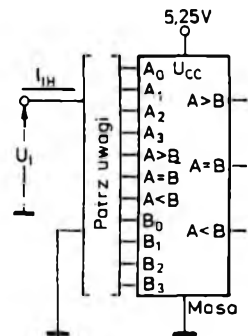
* Na wejścia niewyszczególnione przyłożyć

$$U_i = U_{IH} \text{ lub } U_i = U_{IL}$$



- Uwagi: 1. Każde wejście jest mierzone oddzielnie.
2. Przyłożyć $U_i = 0,4V$ do wejścia badanego do pozostałych wejść dotężyć napięcie $U_i = 5,5V$.

Układ pomiarowy C. Pomiar I_{IL}



- Uwagi: 1. Każde wejście jest mierzone oddzielnie.
2. Przy pomiarach I_{IH} przyłożyć do wejścia badanego a) $U_i = 2,4V$, b) $U_i = 5,5V$.
Pozostałe wejścia dotężyć do masy.

Układ pomiarowy D. Pomiar I_{IH}

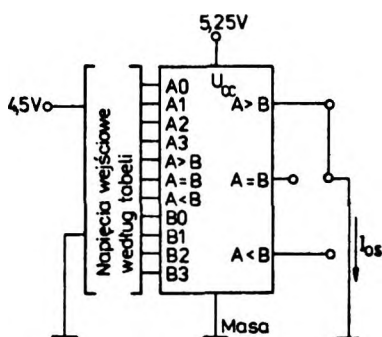
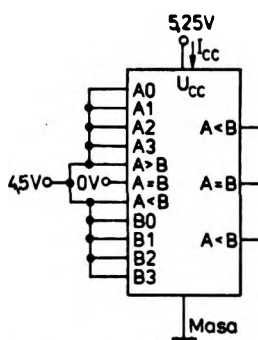


Tabela napięć wejściowych dla pomiarów I_{OS}

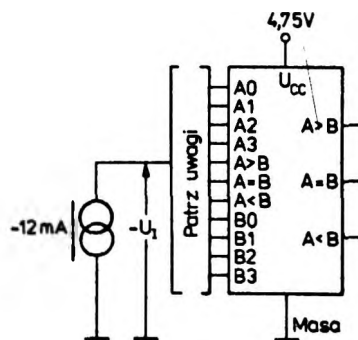
Na wejścia przyłożyć*		Wyjścia mierzone
$U_i = U_{iL}$	$U_i = U_{iH}$	
B _i	A _i	A > B
B _i	A _i	A = B
A _i	B _i	A < B

* Na wejścia nie wyszczególnione przyłożyć $U_i = U_{iH}$

Układ pomiarowy E. Pomiar I_{OS}



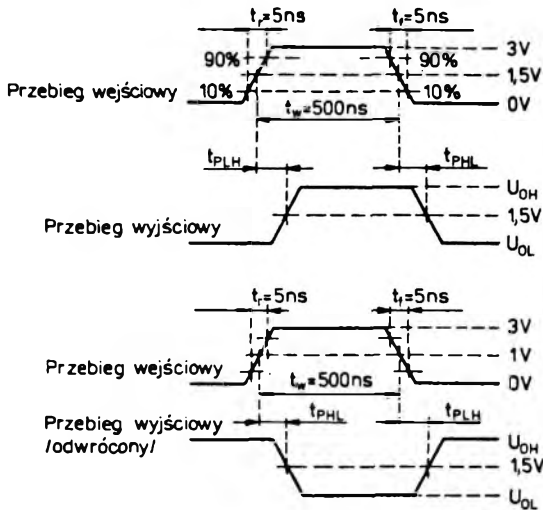
Układ pomiarowy F. Pomiar I_{CC}



Układ pomiarowy G. Pomiar $-U_I$

Pomiary parametrów dynamicznych

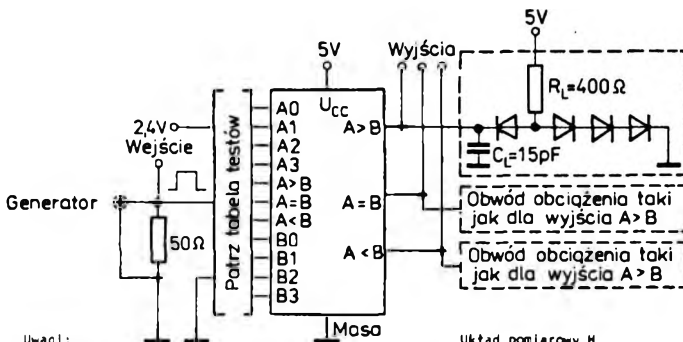
UCA6485N, UCY7485N
Tabela testów dynamicznych



Przebiegi określające pomiary parametrów dynamicznych

Wejścia badane	Na pozostałe wejścia przyłożyć napięcie		Wyjście badane	Rodzaj przebiegu wyjściowego
	$U_i = 0\text{ V}$	$U_i = 2,4\text{ V}$		
A_i	B_i	$A_i, B_i, A > B, A = B, A < B$	$A > B$	prosty
B_i	A_i		$A < B$	prosty
A_i	B_i		$A = B$	odwrócony
B_i	A_i		$A = B$	odwrócony
$A = B$	Wszystkie wejścia dołączone do masy		$A > B$	odwrócony
$A < B$			$A > B$	odwrócony
$A = B$			$A = B$	prosty
$A > B$			$A < B$	odwrócony

$i = 0, 1, 2, 3, j = 0, 1, 2, 3, i \neq j$



Uwagi:

1. Impedancja wyjściowa generatora $Z_G = 50\Omega$.
2. Częstotliwość powtarzania impulsów $f_g = 1\text{ MHz}$.
3. Wszystkie diody są typu BAYP95 lub odpowiedniki.
4. Wartość C_L uwzględnić pojemności sondy i montażu.

Układ pomiarowy M.

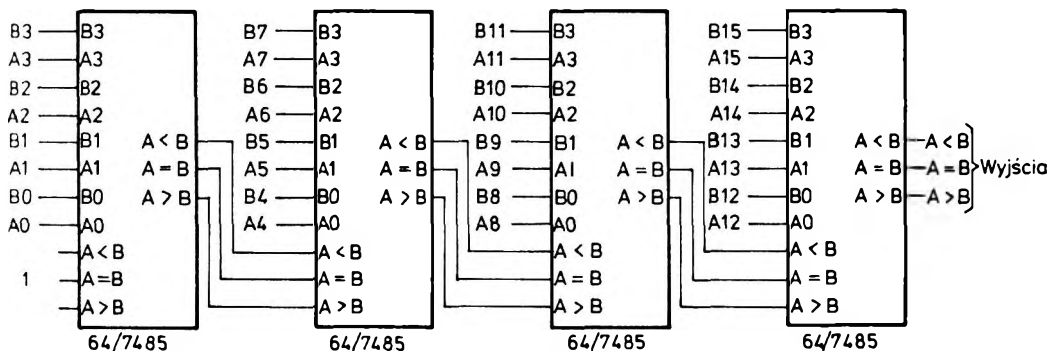
Pomiary parametrów dynamicznych

3.4.4. Typowe zastosowania komparatorów 64/7485

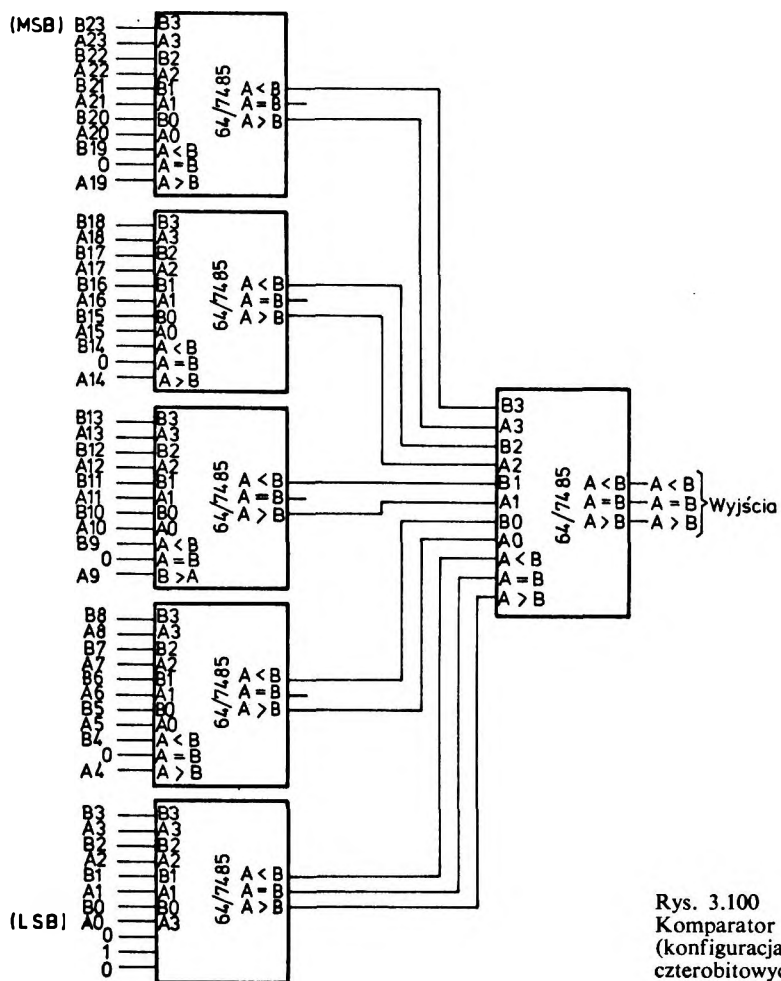
Komparator dwójkowy czterobitowy 64/7485 jest przeznaczony do porównywania wielkości liczb dwójkowych lub dziesiętnych przedstawionych w kodzie ważonym BCD. Układ określa również która z liczb porównywanych jest większa.

W celu porównania słów dłuższych niż czterobitowe układy 64/7485 można łączyć szeregowo w zespoły o wymaganej liczbie bitów. Wyjścia $A > B$, $A = B$ i $A < B$ układu porównującego mniej znaczące bity są połączone odpowiednio z wejściami $A > B$, $A = B$ i $A < B$ układu porównującego bardziej znaczące bity. Do wejścia $A = B$ układu porównującego najmniej znaczące bity należy przyłożyć stan logiczny 1.

Krótszy czas porównania można uzyskać w konfiguracji równoległej komparatorów, przedstawionej na rys. 3.100. W układzie tym czas porównania dwóch słów 24-bitowych wynosi około 46 ns. Porównywanie słów o jeszcze większej liczbie bitów jest możliwe w układzie analogicznie zbudowanego komparatora trójpoziomowego. Łącząc pięć komparatorów przedstawionych na rys. 3.100 z dodatkowym komparatorem czterobitowym uzyskuje się komparator 120-bitowy, dla którego czas porównania wyniesie około 69 ns.



Rys. 3.99. Komparator dwóch liczb 16-bitowych (konfiguracja szeregową jednostek czterobitowych)



Rys. 3.100
Komparator dwóch liczb 24-bitowych
(konfiguracja równoległa jednostek
czterobitowych)